



10/032639

J1002 U.S. PTO  
10/032639  
12/28/01

# 대한민국 특허청

## KOREAN INTELLECTUAL PROPERTY OFFICE

44

별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto  
is a true copy from the records of the Korean Intellectual  
Property Office.

출원번호 :  
Application Number

특허출원 2000년 제 86594 호

출원년월일 :  
Date of Application

2000년 12월 30일

CERTIFIED COPY OF  
PRIORITY DOCUMENT

출원인 :  
Applicant(s)

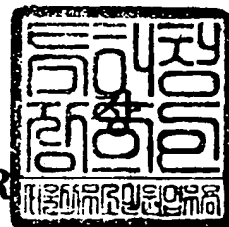
주식회사 하이닉스반도체



2001 년 04 월 30 일

특 허 청

COMMISSIONER



【서지사항】

【서류명】 출원인정보변경 (경정)신고서  
【수신처】 특허청장  
【제출일자】 20010417

【출원인】

【명칭】 주식회사 하이닉스반도체

【출원인코드】 119980045698

【대리인】

【성명】 특허법인 신성 정지원

【대리인코드】 920000002923

【변경사항】

【경정항목】 한글 성명(명칭)

【경정전】 현대전자산업주식회사

【경정후】 주식회사 하이닉스반도체

【변경사항】

【경정항목】 영문 성명(명칭)

【경정전】 HYUNDAI ELECTRONICS IND. CO.,LTD

【경정후】 Hynix Semiconductor Inc.

【변경사항】

【경정항목】 인감

【경정전】

【경정후】

【취지】

특허법시행규칙 제9조·실용신안법시행규칙 제12조·의장법  
시행규칙 제28조 및 상표법시행규칙 제23조의 규정에 의하  
여 위와 같이 신고합니다.

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0047
【제출일자】	2000.12.30
【발명의 명칭】	씨모스 이미지 센서
【발명의 영문명칭】	CMOS IMAGE SENSOR
【출원인】	
【명칭】	현대전자산업주식회사
【출원인코드】	1-1998-004569-8
【대리인】	
【성명】	특허법인 신성 정지원
【대리인코드】	9-2000-000292-3
【포괄위임등록번호】	2000-049307-2
【대리인】	
【성명】	특허법인 신성 원석희
【대리인코드】	9-1998-000444-1
【포괄위임등록번호】	2000-049307-2
【대리인】	
【성명】	특허법인 신성 박해천
【대리인코드】	9-1998-000223-4
【포괄위임등록번호】	2000-049307-2
【발명자】	
【성명의 국문표기】	이도영
【성명의 영문표기】	LEE, Do Young
【주민등록번호】	680215-1408021
【우편번호】	467-140
【주소】	경기도 이천시 고담동 산 11번지 현대고담기숙사 102-202
【국적】	KR
【취지】	특허법 제42조의 규정에 의하여 위와 같이 출원합니다. 대 리인 특허법인 신성 정지 원 (인) 대리인 특허법 인 신성 원석희 (인) 대리인 특허법인 신성 박해천 (인)

**【수수료】**

**【기본출원료】** 19 면 29,000 원

**【가산출원료】** 0 면 0 원

**【우선권주장료】** 0 건 0 원

**【심사청구료】** 0 항 0 원

**【합계】** 29,000 원

**【첨부서류】** 1. 요약서·명세서(도면)\_1통

**【요약서】****【요약】**

본 발명은 램프 신호를 조작하여 화소로부터 출력되는 이미지 데이터를 아날로그-디지털 변환하면서 동시에 감마 보정하여 전체적인 화질을 개선한 씨모스 이미지 센서를 제공하기 위한 것으로, 이를 위해 본 발명은 화소로부터 출력되는 아날로그 이미지 데이터를 입력받아 상호 연관된 이중 샘플링을 수행하고, 그 결과를 램프 신호에 응답하여 감마 보정 및 아날로그-디지털 변환하는 비교 수단; 클럭에 응답하여 상기 비교 수단에서 상기 감마 보정이 가능하도록 하는 상기 램프 신호를 생성하고, 생성된 램프 신호를 상기 비교 수단으로 출력하는 램프 신호 생성 수단; 상기 클럭에 응답하여 클럭 수를 카운팅하는 카운팅 수단; 상기 비교 수단의 출력 신호에 응답하여 일입력단으로 인가되는 상기 카운팅 수단의 결과를 선택적으로 출력하는 선택 수단; 및 상기 클럭에 응답하여 상기 선택 수단의 출력을 래치하여 상기 선택 수단의 타입력단으로 출력하는 래치 수단을 포함한다.

**【대표도】**

도 5

**【색인어】**

씨모스 이미지 센서, 감마 보정, 아날로그-디지털 변환, CDS, 램프 신호

**【명세서】****【발명의 명칭】**

씨모스 이미지 센서{CMOS IMAGE SENSOR}

**【도면의 간단한 설명】**

도 1은 씨모스 이미지 센서 및 씨모스 이미지 센서에 연결된 이미지 프로세서에서 이루어지는 이미지 데이터 처리 과정을 개략적으로 도시한 도면.

도 2는 종래 기술에 따른 씨모스 이미지 센서의 구성을 개략적으로 도시한 도면.

도 3은 도 2에서 아날로그-디지털 변환에 직접 관계된 부분만을 도시한 도면.

도 4는 종래의 씨모스 이미지 센서에서 CDS를 수행하기 위한 램프 신호를 도시한 도면.

도 5는 본 발명의 일실시예에 따른 씨모스 이미지 센서에서 화소로부터 출력되는 이미지 데이터를 아날로그-디지털 변환하면서 동시에 감마 보정하는 구체적인 내부 블록도.

도 6은 본 발명의 씨모스 이미지 센서에서 화소로부터 출력되는 이미지 데이터를 아날로그-디지털 변환하면서 동시에 감마 보정을 수행할 수 있도록 하는 램프 신호를 도시한 도면.

도 7은 본 발명의 일실시예에 따른 상기 도 5의 비교기에 대한 내부 회로도.

도 8은 종래의 램프 신호 생성부에 대한 회로도.

도 9는 본 발명의 일실시예에 따른 상기 도 5의 램프 신호 생성부에 대한 내부 회로도.

\* 도면의 주요 부분에 대한 설명

100 : 비교기      102 : CDS 수행부

104 : 비교 수행부      120 : 램프 신호 생성부

140 : 업 카운터      160 : 멀티플렉서

180 : 래치

**【발명의 상세한 설명】**

**【발명의 목적】**

**【발명이 속하는 기술분야 및 그 분야의 종래기술】**

<15>      본 발명은 씨모스 이미지 센서에 관한 것으로, 특히 화소로부터 출력되는 이미지 데이터를 아날로그-디지털 변환하면서 동시에 감마 보정(gamma correction)하여 전체적인 화질을 개선한 씨모스 이미지 센서에 관한 것이다.

<16>      일반적으로, 이미지 센서란 빛에 반응하는 반도체의 성질을 이용하여 이미지를 찍어(capture)내는 장치를 말하는 것이다. 자연계에 존재하는 각 피사체의 부분부분은 빛의 밝기 및 파장 등이 서로 달라서, 감지하는 장치의 각 화소에서 다른 전기적인 값을 보이는데, 이 전기적인 값을 신호처리가 가능한 레벨로 만들어 주는 것이 바로 이미지 센서가 하는 일이다.

- <17> 이를 위해 이미지 센서는 수만에서 수십만 개의 단위 화소로 구성된 화소 어레이와, 수천개 정도의 화소에서 감지한 아날로그(analog) 전압을 디지털(digital) 전압으로 바꿔주는 장치와, 수백에서 수천 개의 저장 장치 등으로 구성된다. 그리고, 이와 같이 구성되는 이미지 센서는 고화질의 이미지 생성을 위해 상호 연관된 이중 샘플링 방식(correlated double sampling method, 이하 CDS라 함)을 지원한다. 여기서, CDS는 공지된 기술인 관계로 그에 대한 상세한 설명을 생략한다.
- <18> 한편, 이러한 씨모스 이미지 센서로부터 출력되는 이미지 신호는 보다 고품질의 화질을 위해 별도의 이미지 프로세싱 과정을 거치게 되는 데, 도 1을 참조하여 종래의 이미지 데이터 처리 과정을 설명하면 아래와 같다.
- <19> 도 1은 씨모스 이미지 센서 및 씨모스 이미지 센서에 연결된 이미지 프로세서에서 이루어지는 이미지 데이터 처리 과정을 개략적으로 도시한 도면이다.
- <20> 도 1에 도시된 바와 같이, 종래에는 화소들이 감지한 이미지 데이터(아날로그 데이터)를 씨모스 이미지 센서 칩 내부에서 CDS를 통해 바로 아날로그-디지털 변환하여 8비트의 디지털 이미지 데이터를 얻고, 이후 이미지 프로세서에서 씨모스 이미지 센서 칩으로부터 출력되는 8비트의 디지털 이미지 데이터를 이미지 프로세싱하게 되는 데, 이 과정에 감마 보정이 포함된다.
- <21> 이와 같이, 씨모스 이미지 센서 칩으로부터 출력되는 디지털 데이터로 감마 보정을 할 경우, 감마 보정의 특성상 8비트 화질을 6비트 해상도의 화질로 손상시키게 되는 문제가 있다.
- <22> 한편, 종래 기술에 따른 씨모스 이미지 센서의 구성은 도 2에 도시된 바와 같은데,



이러한 종래의 구성을 참조하여 종래의 아날로그-디지털 변환 및 CDS에 대해 보다 상세히 설명한다. 참고로, 도 2는 종래 기술에 따른 씨모스 이미지 센서의 구성을 개략적으로 도시한 바, 각 블록 간의 상세한 연결은 생략하고 도시하였다.

- <23> 도 2에 도시된 바와 같이, 종래의 아날로그-디지털 변환 장치(이하, ADC라 함)는 크게 화소로부터 출력되는 아날로그 이미지 데이터와 비교될 기준 신호인 램프(Ramp) 신호를 생성하기 위한 디지털-아날로그 변환부(10), 화소로부터 출력되는 데이터와 램프 신호를 비교하기 위한 비교기(20) 및 비교기(20)의 비교 결과 데이터(디지털 데이터)를 저장하기 위한 메모리 버퍼(30)로 구성된다.
- <24> 상기한 바와 같이 구성되는 ADC는 화소로부터 출력되는 아날로그 이미지 데이터를 비교기(20)의 일입력으로 인가하고, 디지털-아날로그 변환부(10)로부터 출력되는 램프 신호를 비교기(20)의 타입력으로 인가하여, 램프 신호가 클럭에 동기되어 변화됨에 따라 그 클럭의 카운트만큼을 메모리 버퍼(30)에 저장하는 원리로 아날로그-디지털 변환을 수행하게 된다. 이러한 아날로그-디지털 변환 과정을 이해하기 쉽도록 도 2에서 아날로그-디지털 변환에 직접 관계된 부분을 도 3에 참고적으로 도시하였다.
- <25> 한편, CDS를 하기 위해 도 4에 도시된 것과 같은 램프 신호가 필요하게 된다. 이에 따라, 램프 신호를 생성하는 디지털-아날로그 변환부(10)는 먼저 화소의 초기 상태를 알아내기 위한 리셋 레벨을 읽어내기 위한 램프 신호를, 그 다음에 데이터 레벨을 읽어내기 위한 램프 신호를 출력하게 된다. 이때, 디지털-아날로그 변환부(10)의 출력은 도 4에 도시된 바와 같이 선형으로 직선을 이루고 있다.
- <26> 결국, 상술한 바와 같은 CDS 및 아날로그-디지털 변환을 거쳐 씨모스 이미지 센서 칩으로부터 출력되는 디지털 데이터로 감마 보정을 하게 되면, 감마 보정의 특성상 8비

트(씨모스 이미지 센서의 출력) 화질을 6비트(이미지 프로세싱을 거친 후의 유효한 비트 수) 해상도의 화질로 손상시키게 되는 문제가 있다.

**【발명이 이루고자 하는 기술적 과제】**

<27>      본 발명은 상기 문제점을 해결하기 위하여 안출된 것으로서, 램프 신호를 조작하여 화소로부터 출력되는 이미지 데이터를 아날로그-디지털 변환하면서 동시에 감마 보정하여 전체적인 화질을 개선한 씨모스 이미지 센서를 제공하는데 그 목적이 있다.

**【발명의 구성 및 작용】**

<28>      상기 목적을 달성하기 위한 본 발명은 씨모스 이미지 센서에 있어서, 화소로부터 출력되는 아날로그 이미지 데이터를 입력받아 상호 연관된 이중 샘플링을 수행하고, 그 결과를 램프 신호에 응답하여 감마 보정 및 아날로그-디지털 변환하는 비교 수단; 클럭에 응답하여 상기 비교 수단에서 상기 감마 보정이 가능하도록 하는 상기 램프 신호를 생성하고, 생성된 램프 신호를 상기 비교 수단으로 출력하는 램프 신호 생성 수단; 상기 클럭에 응답하여 클럭 수를 카운팅하는 카운팅 수단; 상기 비교 수단의 출력 신호에 응답하여 일입력단으로 인가되는 상기 카운팅 수단의 결과를 선택적으로 출력하는 선택 수단; 및 상기 클럭에 응답하여 상기 선택 수단의 출력을 래치하여 상기 선택 수단의 타입력단으로 출력하는 래치 수단을 포함하여 이루어진다.

<29>      이하, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자가 본 발명의 기술적 사상을 용이하게 실시할 수 있을 정도로 상세히 설명하기 위하여, 본 발명의 가장 바람

직한 실시예를 첨부된 도면을 참조하여 설명하기로 한다.

- <30> 도 5는 본 발명의 일실시예에 따른 씨모스 이미지 센서에서 화소로부터 출력되는 이미지 데이터를 아날로그-디지털 변환하면서 동시에 감마 보정하는 구체적인 내부 블록 도이다.
- <31> 도 5에 도시된 바와 같이, 본 발명의 씨모스 이미지 센서는 화소로부터 출력되는 아날로그 이미지 데이터와 램프 신호를 입력받아 CDS, 아날로그-디지털 변환 및 감마 보정을 수행하는 비교기(100), 클럭에 응답하여 상기 비교기(100)에서 감마 보정이 가능하도록 도 6에 도시된 것과 같은 램프 신호를 생성하고 생성된 램프 신호를 비교기(100)로 출력하는 램프 신호 생성부(120), 클럭에 응답하여 클럭 수를 카운팅하는 업 카운터(140), 상기 비교기(100)의 출력 신호에 응답하여 일입력단으로 인가되는 상기 업 카운터(140)의 결과를 선택적으로 출력하는 멀티플렉서(160) 및 클럭에 응답하여 상기 멀티플렉서(160)의 출력을 래치하여 상기 멀티플렉서(160)의 타입력단으로 출력하는 래치(180)를 포함하되, 상기 비교기(100)는 화소로부터의 아날로그 이미지 데이터를 입력받아 CDS를 수행하는 CDS 수행부(102) 및 상기 CDS 수행부(102)로부터 출력되는 CDS된 아날로그 이미지 데이터와 램프 신호 생성부(120)로부터 출력되는 램프 신호를 입력받아 감마 보정과 아날로그-디지털 변환 동작을 동시에 수행한 후 그 결과를 멀티플렉서(160)로 출력하는 비교 수행부(104)로 이루어진다.
- <32> 먼저, 화소로부터 출력되는 아날로그 이미지 데이터는 비교기(100) 내의 CDS 수행부(102)로 입력되어 비교 수행부(104)에서의 비교 동작 전에 완전히 CDS가 된 아날로그 신호로 바뀌게 된다.
- <33> 이를 위한 비교기(100)의 구체적인 회로는 도 7에 도시된 바와 같다. 도 7에 도시

된 비교기(100)의 구성은 종래에 널리 공지된 초퍼(chopper) 비교기와 동일하므로 그 구성에 대한 상세한 설명은 생략하고, 도 7을 참조하여 비교기(100)의 동작을 설명하면 다음과 같다.

<34> 먼저, CDS 수행을 위한 리셋 레벨을 알아낼 때는 3개의 스위치(S1, S3, S4)가 각각 닫혀서 비교기(100)의 출력(Vout)이 중간 전압 레벨에 있고, 램프 신호에 연결되는 나머지 스위치(S2)는 열려 있게 된다. 이때, 2개의 커패시터(C2, C3)에는 각각의 디바이스 오프셋(Device offset)이 저장되게 된다. 다음으로, CDS 수행을 위한 데이터 레벨을 읽어 내게 될 때는, 커패시터(C1)에 각 데이터의 레벨과 램프 신호 생성부(120)의 초기 전압 상태에 해당하는 전압차가 저장되게 된다. 그리고 나서, 램프 신호 생성부(120)로부터 출력되는 램프 신호가 업-램핑(Up-Ramping)을 시작하면 출력(Vout)의 상태가 해당 데이터 값에서 천이하게 된다.

<35> 한편, 비교기(100)에서 감마 보정을 하는 동시에 아날로그-디지털 변환하기 위해서는 램프 신호 생성부(120)가 이를 위한 감마 곡선을 표현할 수 있도록 설계되어야만 한다. 통상, 램프 신호 생성부에서의 전압 스텝 크기는 도 8에 도시된 통상의 램프 신호 생성부 회로에서 커패시터(C4, C5)의 비율에 의해 결정되게 되는 데, 이를 수식으로 나타내면 아래 수학식 1과 같다.

<36> 【수학식 1】

$$V_{1step} \propto \frac{C_4}{C_5}$$

- <37> 본 발명에서는 비교기(100)에서 감마 보정을 하는 동시에 아날로그-디지털 변환이 가능하도록 하는 램프 신호를 생성하기 위해 램프 신호 생성부(120)를 도 9에 도시된 바와 같이 설계한다.
- <38> 도 9에 도시된 바와 같이, 본 발명의 램프 신호 생성부(120)는 일측이 이득 전압( $V_{Gain}$ )에 연결된 스위치(S9), 스위치(S9)의 타측에 병렬 연결된 다수의 스위치(S11 내지 S1n), 스위치(S11 내지 S1n) 각각의 타측에 연결된 다수의 커패시터(C11 내지 C1n), 스위치(S9)의 타측과 접지 전원 사이에 연결된 스위치(S10), 커패시터(C11 내지 C1n)의 타측이 서로 공통 연결되고 공통 연결된 타측과 리셋 전압( $V_{RESET}$ ) 인가단 사이에 연결되는 스위치(S20), 커패시터(C11 내지 C1n)의 공통 연결된 타측에 연결되는 스위치(S21), 반전 입력단(-)이 스위치(S21)의 타측에 연결되고 비반전 입력단(+)으로 리셋 전압( $V_{RESET}$ )을 인가받아 램프 신호( $V_{ramp}$ )를 출력하는 증폭기(AMP), 증폭기(AMP)의 반전 입력단(-)과 램프 신호( $V_{ramp}$ ) 출력단 사이에 병렬 연결되는 스위치(Sreset) 및 커패시터( $C_x$ )로 이루어진다.
- <39> 도면을 참조하면, 본 발명의 램프 신호 생성부는 감마 곡선을 표현하기 위해 커패시터(C11 내지 C1n)의 커패시턴스를 조정하고, 필요한 전압 스텝을 만들어 내기 위해 스위치(S11 내지 S1n)들이 디지털 제어부에 의해 제어된다.
- <40> 이에 따라, 상기 수학적 식 1은 아래 수학적 식 2와 같이 다양하게 표현될 수 있다.

## &lt;41&gt; 【수학식 2】

$$V_{1step} \propto \frac{C_{11}}{C_x} (S_{11} \text{이 연결되었을 때})$$

$$\frac{C_{12}}{C_x} (S_{12} \text{이 연결되었을 때})$$

$$\vdots$$

$$\frac{C_{1n}}{C_x} (S_{1n} \text{이 연결되었을 때})$$

<42> 상술한 바와 같은 램프 신호의 전압 스텝에 의해 도 6에 도시된 것과 같은 램프 신호를 생성할 수 있다.

<43> 결국, 상술한 바를 통해 본 발명의 씨모스 이미지 센서는 감마 보정과 아날로그-디지털 변환을 동시에 수행할 수 있게 된다.

<44> 본 발명의 기술 사상은 상기 바람직한 실시예에 따라 구체적으로 기술되었으나, 상기한 실시예는 그 설명을 위한 것이며 그 제한을 위한 것이 아님을 주의하여야 한다. 또한, 본 발명의 기술 분야의 통상의 전문가라면 본 발명의 기술 사상의 범위 내에서 다양한 실시예가 가능함을 이해할 수 있을 것이다.

## 【발명의 효과】

<45> 상기와 같이 이루어지는 본 발명은, 감마 보정과 아날로그-디지털 변환을 동시에 수행함으로써 해상도에 영향을 미치는 유효 비트수가 감소하지 않아 아날로그-디지털 변환 후에 감마 보정을 수행할 경우에 발생하던 문제, 즉 유효 비트수의 감소로 인한 화질



1020000086594

2001/5/

손상을 막을 수 있다.

**【특허청구범위】****【청구항 1】**

씨모스 이미지 센서에 있어서,

화소로부터 출력되는 아날로그 이미지 데이터를 입력받아 상호 연관된 이중 샘플링을 수행하고, 그 결과를 램프 신호에 응답하여 감마 보정 및 아날로그-디지털 변환하는 비교 수단;

클럭에 응답하여 상기 비교 수단에서 상기 감마 보정이 가능하도록 하는 상기 램프 신호를 생성하고, 생성된 램프 신호를 상기 비교 수단으로 출력하는 램프 신호 생성 수단;

상기 클럭에 응답하여 클럭 수를 카운팅하는 카운팅 수단;

상기 비교 수단의 출력 신호에 응답하여 일입력단으로 인가되는 상기 카운팅 수단의 결과를 선택적으로 출력하는 선택 수단; 및

상기 클럭에 응답하여 상기 선택 수단의 출력을 래치하여 상기 선택 수단의 타입력단으로 출력하는 래치 수단

을 포함하여 이루어지는 씨모스 이미지 센서.



**【청구항 2】**

제 1 항에 있어서, 상기 비교 수단은,

초퍼 비교기를 포함하여 이루어지는 것을 특징으로 하는 씨모스 이미지 센서.

**【청구항 3】**

제 1 항에 있어서, 상기 램프 신호 생성 수단은,

일측이 이득 전압에 연결된 제1 스위치;

상기 제1 스위치의 타측에 병렬 연결된 다수의 제2 스위치;

상기 다수의 제2 스위치 각각의 타측에 연결된 다수의 커패시터;

상기 제1 스위치의 타측과 접지 전원 사이에 연결된 제3 스위치;

상기 다수의 커패시터 각각의 타측이 서로 공통 연결되고, 공통 연결된 타측과 리셋 전압에 연결되는 제4 스위치;

상기 공통 연결된 타측에 연결되는 제5 스위치;

반전 입력단이 상기 제5 스위치의 타측에 연결되고, 비반전 입력단으로 상기 리셋 전압을 인가받아 상기 램프 신호를 출력하는 증폭 수단;

상기 증폭 수단의 반전 입력단과 상기 램프 신호의 출력단 사이에 병렬 연결되는 제6 스위치 및 리셋 커패시터

를 포함하여 이루어지는 것을 특징으로 하는 씨모스 이미지 센서.

**【청구항 4】**

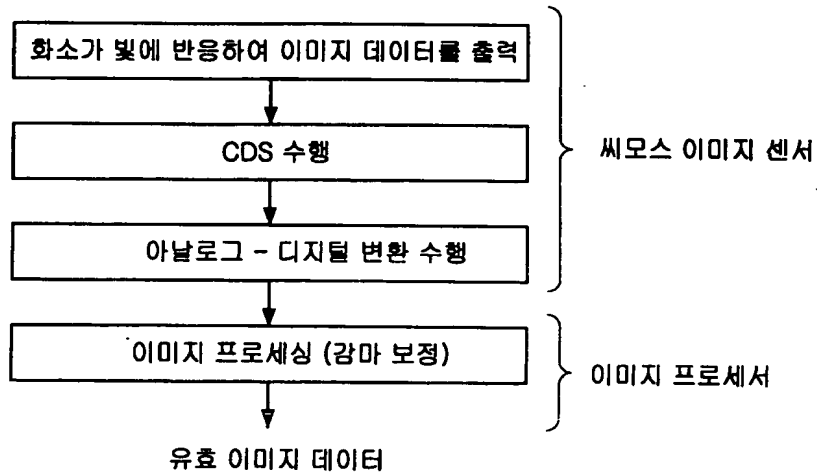
제 3 항에 있어서,

상기 다수의 커패시터 각각의 커패시턴스는, 소정의 감마 곡선을 이루는 상기 램프 신호를 생성하기 위해 그 값이 조절되고,

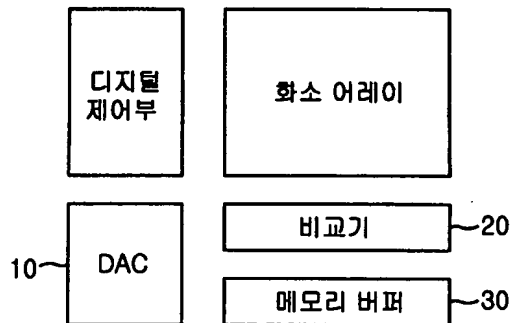
상기 소정의 감마 곡선을 이루기 위해 필요한 상기 램프 신호의 전압 스텝은, 상기 제2 스위치 각각의 온/오프 제어를 통해 결정됨을 특징으로 하는 씨모스 이미지 센서.

【도면】

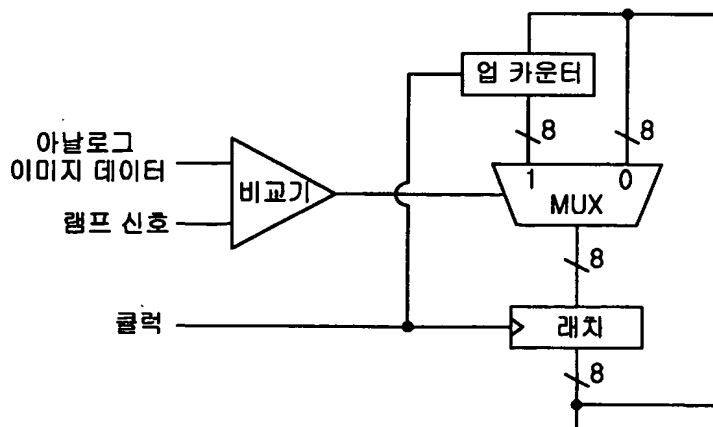
【도 1】



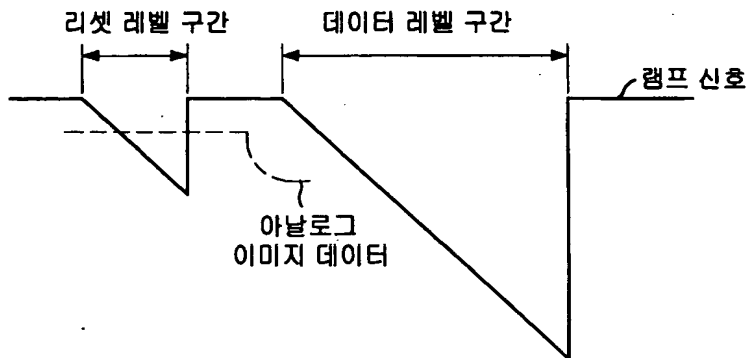
【도 2】



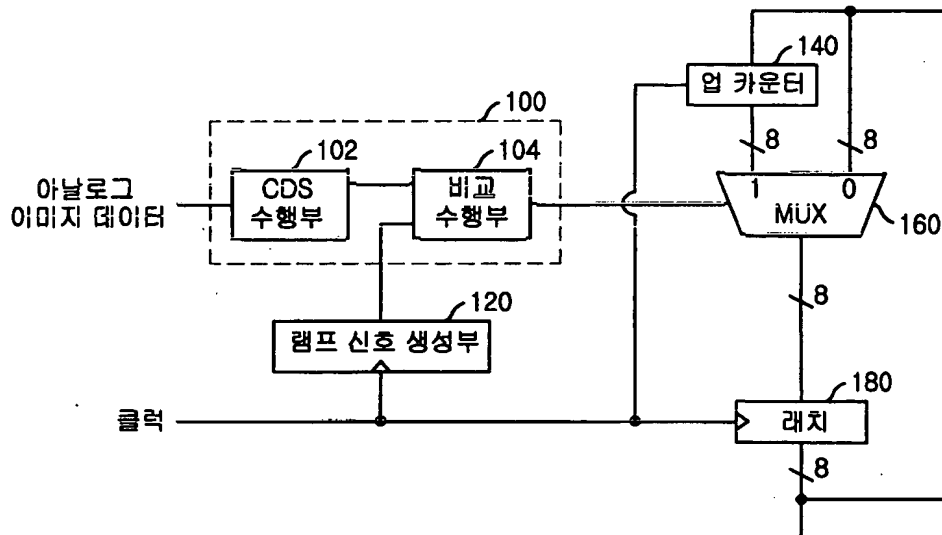
【도 3】



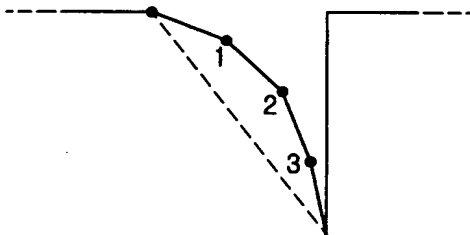
【도 4】



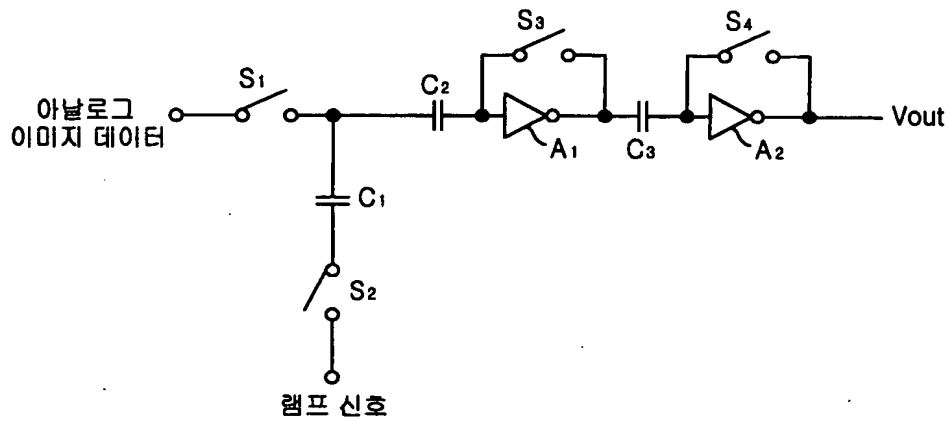
【도 5】



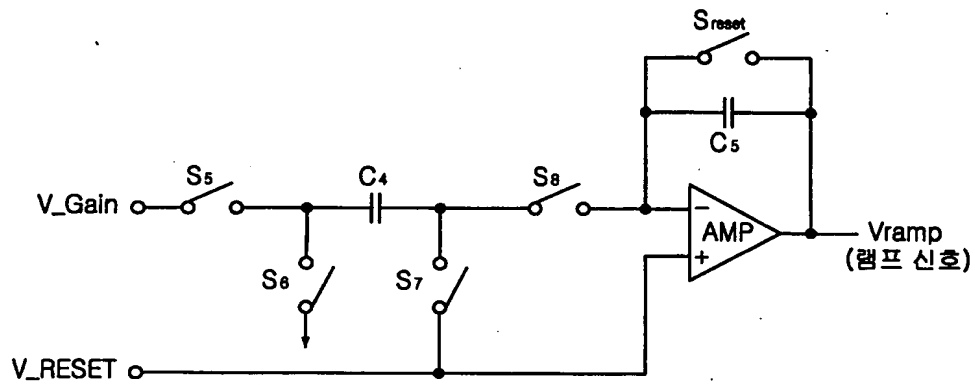
【도 6】



【도 7】



【도 8】



【도 9】

